



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ **Offenlegungsschrift**
⑩ **DE 101 16 510 A 1**

⑤ Int. Cl.⁷:
H 01 L 23/28
H 01 L 23/50

⑳ Aktenzeichen: 101 16 510:2
㉒ Anmeldetag: 3. 4. 2001
㉔ Offenlegungstag: 29. 5. 2002

DE 101 16 510 A 1

③① Unionspriorität:
089125423 27. 11. 2000 TW

⑦① Anmelder:
Orient Semiconductor Electronics Ltd., Kaohsiung,
TW

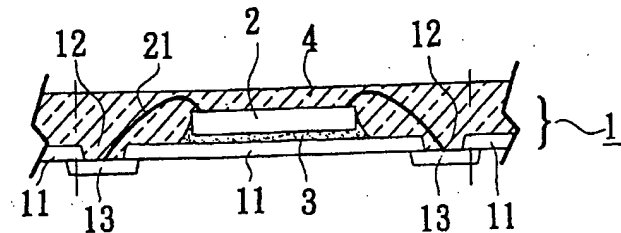
⑦④ Vertreter:
Kador und Kollegen, 80469 München

⑦② Erfinder:
Shieh, Wen Lo, Kaohsiung, TW; Huang, Ning,
Kaohsiung, TW; Chuang, Yung Cheng, Kaohsiung,
TW; Chen, Hui Pin, Kaohsiung, TW; Chang, Hua
Wen, Kaohsiung, TW; Chang, Chuang Ming, Chia I
Hsien, TW; Tu, Feng Chang, Kaohsiung, TW; Huang,
Fu Yu, Kaohsiung, TW; Chang, Hsuan Jui,
Kaohsiung, TW; Hu, Chia Chieh, Kaohsiung, TW

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤④ Ultradünnsfilm-Kapselung

⑤⑦ Die Erfindung bezieht sich auf eine Ultradünnsfilm-Kapselung und insbesondere auf eine Kapselung, die einen Polymerfilm oder eine Polyimid-(PI)-Schicht verwendet, um den Chipträger (oder das Substrat) (1) auszubilden, und die Entwicklungseigenschaften eines ultradünnen und hochdichten Polymerfilm- oder PI-Chipträgers in einer Kapselung verwendet, so daß die Dicke der gesamten Kapselung deutlich reduziert wird.



[0001] Die Erfindung bezieht sich auf eine Ultradünnfilm-Kapselung.

[0002] Der neueste Trend von Filmkapselungen ist darauf gerichtet, leichte, dünne, kurze und kleine Kapselungen (Gehäuse) zu schaffen. Um die obigen Funktionen und Aufgaben zu erfüllen, muß die Layoutdichte des Halbleiters verbessert werden, um die Größe des Chips zu reduzieren, wobei der Träger, der die Chips hält, einen hochdichten Beinabstand und eine ultradünne Eigenschaft aufweisen muß, so daß ein wirklich dünnes, leichtes, kurzes und kleines Kapselungsmodul erhalten werden kann.

[0003] Bei herkömmlichen ultradünnen Kapselungstechniken, wie z. B. der Mikroleiterraum-Kapselungstechnik, wie in Fig. 1a gezeigt, ist der untere Abschnitt des Leiterraumens 12' mit einem wärmebeständigen Band 11' verklebt und der Leiterraum 12' mit dem Chip 13' verklebt, wobei das Draht-Bondingverfahren verwendet wird, um den Draht 14' mit dem Bondingkeil 15' des Leiterraumens 12' elektrisch zu verbinden, so daß die den Chip 13' tragende Struktur den Leiterraum 12' nutzt. Der Leiterraum 12' ist eine dünne Platte, die aus einer Eisen-Nickel-Legierung oder einer Kupferlegierung gefertigt ist, wobei Chemikalien im Ätzprozeß verwendet werden, um die unerwünschten Abschnitte zu erodieren. Aufgrund der Einschränkungen der Dicke des Leiterraumens 12' und der minimalen Dicke einer Bonding-Verbindung, die nach dem Zerteilen vom Leiterraum 12' ausgebildet wird, sowie des Zwischenraums zwischen jeder Bonding-Verbindung können keine sehr dünnen Chips erhalten werden. Wenn die Dicke des Chips 13' des Leiterraumens 12' und die Höhe des Drahtes 14' für die elektrische Verbindung zusammen mit der Dicke des Kapselungsmaterials 16' (Vergußmittel) zum Schutz der verschiedenen Komponenten betrachtet werden, kann die Dicke des gesamten Kapselungsmoduls nicht reduziert werden. Selbst wenn daher die Entwicklung von Chips diese sehr klein und dünn macht, kann der Nachteil des Leiterraumens 12' nicht beseitigt werden. Nachdem wie in den Fig. 1b und 2 gezeigt das Kapselungsmaterial 16' eingefüllt worden ist, wird es in ein einzelnes Kapselungsstück mit einem flachen Boden zerlegt, wobei dies jedoch das Problem des Bonding der PCB (gedruckte Leiterplatte) mit dem Kapselungsstück und der Haftung des Lots mit sich bringt.

[0004] Es ist daher die Aufgabe der Erfindung, die oben erwähnten Nachteile des Standes der Technik zu beseitigen und eine verbesserte Ultradünnfilm-Kapselung zu schaffen, bei der die Gesamtdicke der Kapselung effektiv reduziert ist und bei der die Elektrode am unteren Abschnitt des einzelnen Kapselungsstücks hervorsteht, so daß sie geeignet für eine Klebeoperation verwendet werden kann, wobei der Lot-Bondingpunkt der PCB für eine Lötfunction verwendet wird.

[0005] Diese Aufgabe wird erfindungsgemäß gelöst durch eine Ultradünnfilm-Kapselung nach Anspruch 1. Die abhängigen Ansprüche sind auf bevorzugte Ausführungsformen gerichtet.

[0006] Weitere Merkmale und Vorteile der Erfindung werden deutlich beim Lesen der folgenden Beschreibung bevorzugter Ausführungsformen, die auf die Zeichnungen Bezug nimmt; es zeigen:

[0007] Fig. 1a die bereits erwähnte Schnittansicht einer Ultradünnfilm-Kapselung des Standes der Technik;

[0008] Fig. 1b die bereits erwähnte Schnittansicht eines einzelnen Kapselungsstücks einer Ultradünnfilm-Kapselung des Standes der Technik;

[0009] Fig. 2 die bereits erwähnte schematische Ansicht des Leiterraumens der Ultradünnfilm-Kapselungstechnik

des Standes der Technik;

[0010] Fig. 3a eine Schnittansicht des Bonding des Polymerfilmchipträgers (oder Substrats) oder PI-Chipträgers (oder Substrats) mit dem Chip gemäß der Erfindung;

[0011] Fig. 3b eine schematische Ansicht des Lotverbindungs punktes der PCB und des Einzelkapselungs chips gemäß der Erfindung;

[0012] Fig. 4 eine schematische Ansicht einer Trägeroberfläche des Polymerfilm-Chipträgers (oder Substrats) oder PI-Chipträgers (oder Substrats) mit dem Chip gemäß der Erfindung;

[0013] Fig. 5 eine weitere bevorzugte Ausführungsform der Erfindung;

[0014] Fig. 6 ein Chip-Bondingverfahren der bevorzugten Ausführungsform gemäß der Erfindung; und

[0015] Fig. 7 ein Chip-Bondingverfahren einer weiteren bevorzugten Ausführungsform gemäß der Erfindung.

[0016] Wie in den Fig. 3a, 3b und 4 gezeigt, umfaßt eine Ultradünnfilm-Kapselung einen Polymerfilm oder eine Polyimid-(PI)-Schicht, um den Chipträger zu bilden, wobei die Beinposition für das Bonding mit dem Chip in Form einer Aussparung ausgebildet ist, so daß ein Ende des Drahtes des Bonding-Chips in die ausgesparte Beinposition eingeführt wird, um die Bonding-Dicke zwischen dem Polymerfilm- oder PI-Chipträger (oder Substrat) und dem Chip mittels der Kapselungstechnik zu reduzieren.

[0017] Gemäß der Erfindung wird der Polymerfilm oder die PI-Schicht 11 als Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) 1 und mit einem Matrixmodus zum Tragen der Chips 2 verwendet, wobei mittels der Substratherstellungstechnik (chemisches Ätzen oder Laserherstellungsverfahren) der PI-Chipträger 1 in Form eines sehr dünnen Films ausgeführt wird, und wobei die E/A-Beinposition 12 eine ausgesparte Form aufweist. Der Chip 2 wird mittels Klebstoff 3 auf den Polymerfilm- oder PI-Chipträger (oder das Substrat) geklebt.

[0018] Am elektrischen Anschlußabschnitt wird die Draht-Bondingtechnik verwendet, um ein Ende des Drahtes 21 auf dem Chip 2 zu befestigen, wobei das andere Ende in die Metallanschlußfläche 13 innerhalb der ausgesparten Beinposition 12 eingeführt wird, die auf dem Polymerfilm- oder PI-Chipträger (oder Substrat) 1 vorgesehen ist. Anschließend wird das Kapselungsmaterial 4 eingebracht, um den Chip 2 und den Draht 21 zu schützen. Schließlich wird ein einzelnes Chipkapselungsstück, das den Chip 2 enthält, zerlegt, um eine Kapselungseinheit zu bilden.

[0019] Wie in Fig. 5 gezeigt, ist auf dem Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) entsprechend der Rückseitenposition des Chips 2 eine Metallplatte 14 aufgeklebt, die effektiv die Wärmeableitung des Chips 2 verbessert.

[0020] Gemäß der Erfindung kann die elektrische Verbindungstechnik des Chips mit dem Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) ein Chip-Bondingverfahren sein, wie in Fig. 6 gezeigt, in der das Chip-Bondingverfahren gemäß der Erfindung gezeigt ist. Der Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) 1a ist mit einer ausgesparten Beinposition 12a für das Bonding des Chips 2a versehen, wobei der Chip 2a umgedreht wird, so daß die E/A-Erhebung 21a des Chips 2a mit der Metallanschlußfläche 13a der Beinposition 12a des Polymer-Dünnchipträgers (oder Substrats) oder PI-Chipträgers (oder Substrats) 1a verbunden wird. An dem Bonding-Spalt zwischen dem Chip 2a und dem Polymerfilm-Chipträger (oder Substrat) 1a wird Klebstoff 3a eingefüllt, um die Verklebung zu erhöhen und einer Dispersionsbeanspruchung entgegenzuwirken.

[0021] Wie in Fig. 7 gezeigt, ist eine Metallanschlußfläche

14a am Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) 1a entsprechend der Rückseite des Chips 2a vorgesehen, um somit die Wärmeableitung des Chips 2a effektiv zu erhöhen.

[0022] Gemäß der Erfindung wird ein Polymerfilm oder eine PI-(Polyimid)-Schicht verwendet, um einen Chipträger herzustellen. Somit kann der Polymer-Dünnchipträger (oder Substrat) oder PI-Chipträger (oder Substrat) in einem sehr dünnen Film hergestellt werden, wobei die Bonding-Beinposition des Chipdrahtes (oder die Chiperhebung) in einer ausgesparten Form ausgebildet wird, wobei die Höhe der Draht-Bonding-Verbindung ebenfalls reduziert ist. Wenn die Chip-Bondingtechnik verwendet wird, kann die Dicke reduziert werden und gleichzeitig die Kapselungsfläche reduziert werden, wobei ein ultrafeines oder ultradünnes Kapselungsmodul hergestellt werden kann.

[0023] Gemäß der Erfindung steht die Elektrode (Metallanschlußfläche) an der Unterseite eines einzelnen Kapselungsstücks, das den Chip enthält, hervor. Dies erleichtert die Löt ausgerichtung des Kapselungsgranulats auf das Lot auf der PCB, wobei hierdurch eine bessere Haftwirkung erzielt und somit der Herstellungsprozeß verbessert wird.

4. Ultradünnsfilm-Kapselung nach Anspruch 3, dadurch gekennzeichnet, daß eine Metallplatte (14a) am Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) (1) entsprechend der Rückseite der Chipposition vorgesehen ist.

Hierzu 4 Seite(n) Zeichnungen

Patentansprüche

1. Ultradünnsfilm-Kapselung, **dadurch gekennzeichnet**, daß ein Polymerfilm-Chipträger (oder Substrat) oder Polyimid-(PI)-Chipträger (oder Substrat) (1) verwendet wird, wobei die Beinposition (12) für die Chip-Bonding-Verbindung eine ausgesparte Form aufweist, um die Dicke nach dem Bonding zu reduzieren, und wobei der Polymerfilm-Chipträger (Substrat) oder PI-Chipträger (oder Substrat) (1) in Form eines dünnen Films mittels einer Herstellungstechnik ausgeführt wird (chemisches Ätzen oder Laserherstellungsverfahren), die E/A-Beinposition (12) eine ausgesparte Form aufweist und der Chip (2) auf den Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) (1) geklebt ist und ein Kapselungsmaterial (4) eingebracht ist; mittels eines Zerlegungsschritts ein einzelnes Kapselungsstück, das den Chip (2) enthält, zerschnitten wird, wobei der Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) (1) und der Chip (2) an einem Ende eines Drahtes (21) verlötet werden, wobei das andere Ende an einer Metallanschlußfläche (13) innerhalb der Beinposition (12) montiert wird, welche auf dem Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) (1) ausgespart ist, und die Elektrode der Metallanschlußfläche (13) von der Rückseite des Polymerfilm-Chipträgers (oder Substrats) oder PI-Chipträgers (oder Substrats) (1) hervorsticht.
2. Ultradünnsfilm-Kapselung nach Anspruch 1, dadurch gekennzeichnet, daß eine Metallplatte (14) auf dem Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) (1) entsprechend der Rückseite der Chipposition vorgesehen ist.
3. Ultradünnsfilm-Kapselung nach Anspruch 1, dadurch gekennzeichnet, daß das elektrische Bonding des Chips (2) mit dem Polymerfilm-Chipträger (oder Substrat) oder PI-Chipträger (oder Substrat) (1) ein Chip-Bondingverfahren ist, bei dem die E/A-Erhebung (21a) des Chips (2) und die Metallanschlußfläche (13a) der Beinposition (12a) des Polymerfilm-Chipträgers (oder Substrats) oder PI-Chipträgers (oder Substrats) (1) verbunden werden.

BEST AVAILABLE COPY

- Leerseite -

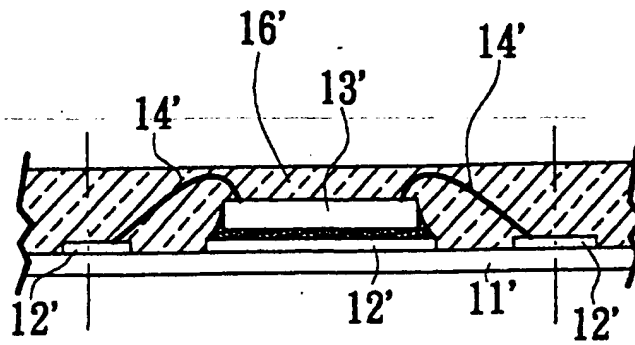


FIG. 1a

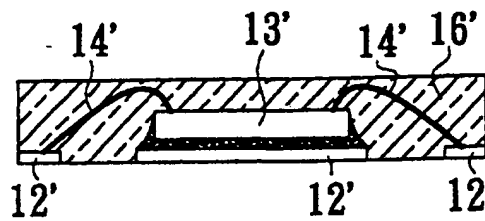


FIG. 1b

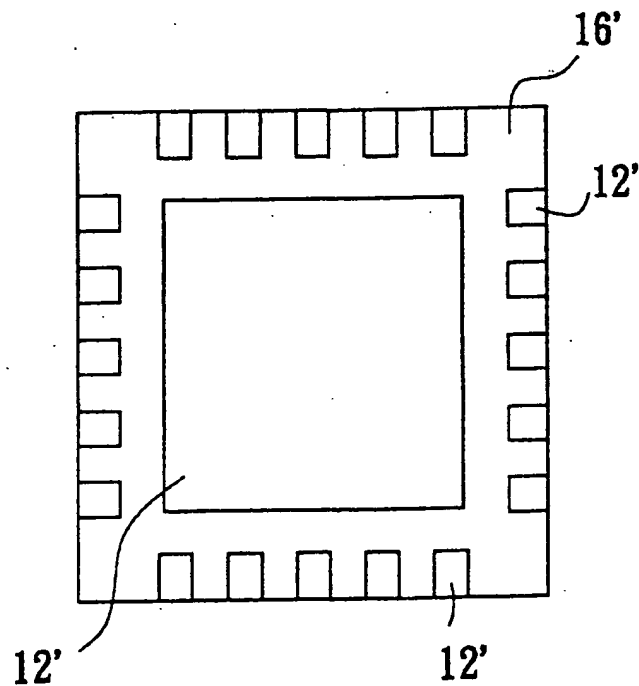


FIG. 2

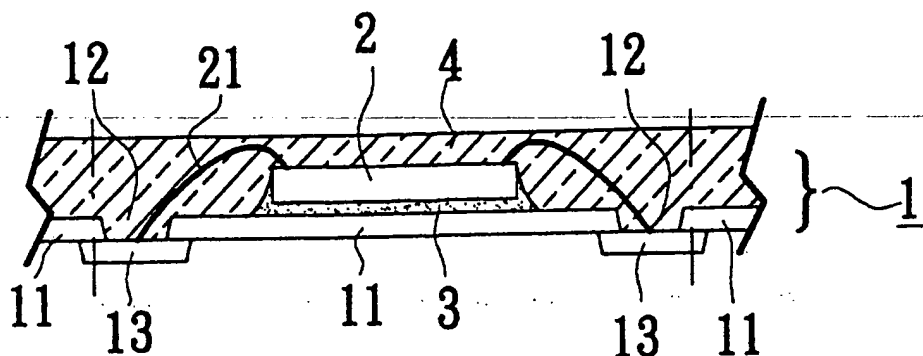


FIG. 3a

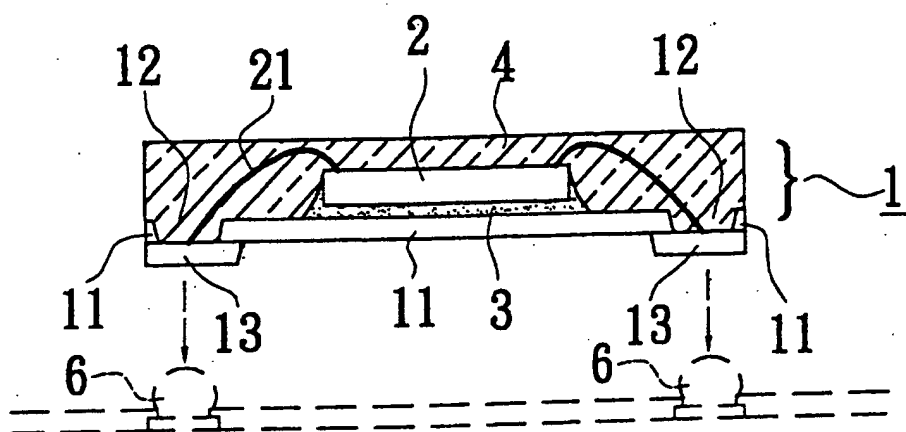


FIG. 3b

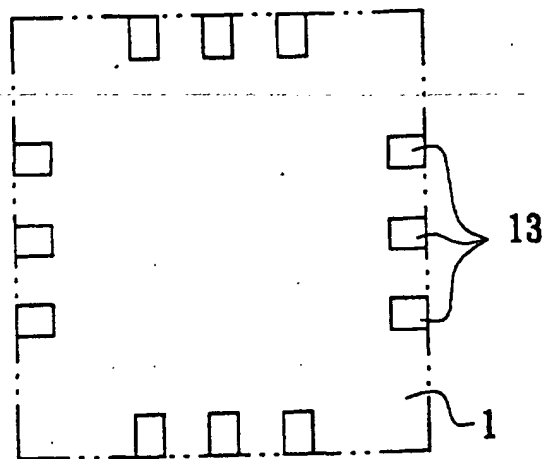


FIG. 4

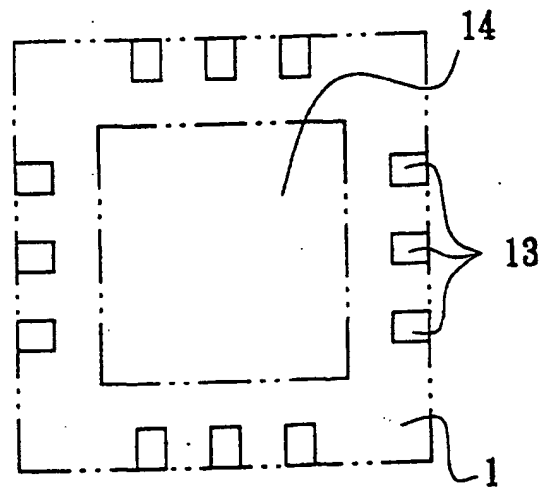


FIG. 5a

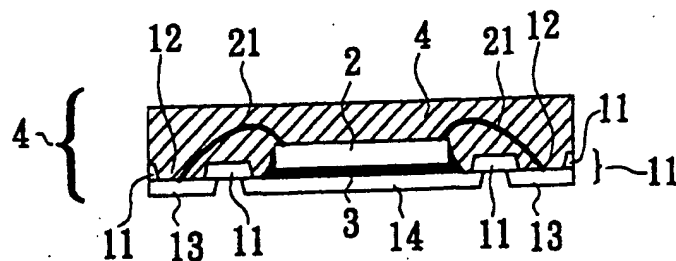


FIG. 5b

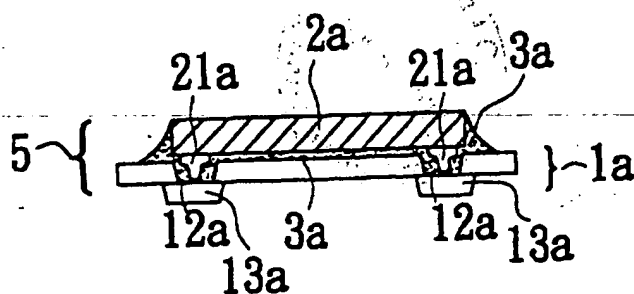


FIG. 6

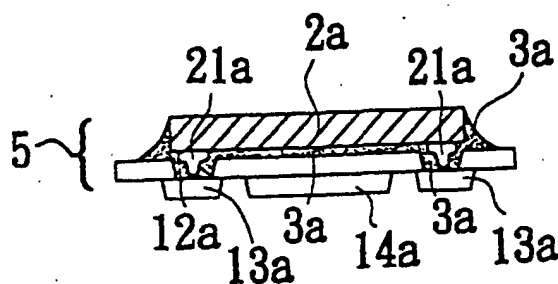


FIG. 7